# PATENT ABSTRACTS OF JAPAN

(11)Publication number:

05-210914

(43)Date of publication of application: 20.08.1993

(51)Int.CI.

611B 20/10

(21)Application number: 04-175158

02.07.1992

(71)Applicant: (72)Inventor:

INTERNATL BUSINESS MACH CORP (IBM)

GALBRAITH RICHARD L

RENO DANIEL D

(30)Priority

(22)Date of filing:

Priority number: 91 754877

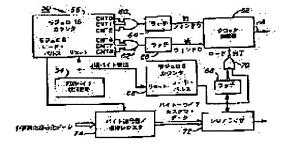
Priority date: 04.09.1991

Priority country: US

#### (54) METHOD AND DEVICE FOR ADAPTIVE CLOCK CONTROL FOR DISK FILE

(57)Abstract:

PURPOSE: To perform adaptive control of a data reference clock in a disk file. CONSTITUTION: A front window signal and a rear window signal are generated from latches 64, 66 by the function of a counter 56 under the control of a synchronous byte detection circuit 54, and a load end signal is generated from an exclusive OR gate 70 by the function of the counter 58. A clock adjuster 52 adjusts the pulse frequency of the data reference clock based on that the front window signal and the rear window signal are overlapped with the load end signal.



### LEGAL STATUS

[Date of request for examination]

02.07.1992

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

2531904

[Date of registration]

27.06.1996

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

# クロックハリルストケートをかえ、周沢数で変化せる (カツ)教)

P5个ジ,图5号照

(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(川)特許出頭公開香号

特開平5-210914

(43)公開日 平成5年(1993)8月20日

(51) Int.CL

逸別記号

庁内監理番号

FΙ

技術要示管所

G11B 20/10

. 351 Z 7923-5D

多玄菌求 有 請求項の数9(全 9 頁)

(21)出題登号

特類平4-175158

(22)出駐日

平成 4年(1992) 7月2日

(31) 優先權主張番号 754877 (32)優先日

1991年9月4日

(33)優先権主張国

米国(US)

(71)出原人 390009531

インターナショナル・ビジネス・マシーン

ズ・コーポレイション

INTERNATIONAL BUSIN ESS MASCHINES CORPO

RATION

アメリカ合衆国10504、ニニーヨーク州

アーモンク (谷地なし)

リチャード・レオ・ガルブライス

アメリカ合衆国ミネンタ州、ロチェスタ ー、ノース・ウェスト・フィフティセカン

ド・ストリート 2232番地

(74)代理人 弁理士 領宮 年一 (外4名)

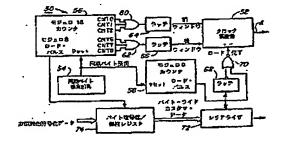
最終頁に続く

(54)【発明の名称】 ディスク・ファイルのための適応クロック制御の方法及び装置

## (57)【要約】

【目的】 ディスク・ファイルにおいて、データ芸雄ク ロックの適応制剤を行う。

【様成】 同期バイト検出回路54の副御の下に、カウ ンタ56の働きによって、ラッチ64及び66から前ウ ィンドウ信号及び後ウィンドウ信号を発生させ、且つカ ウンタ58の動きによって排他的ORゲート70からロ ード完了信号を発生させる。クロック調整器5℃は、前 ウィンドウ但号及び後ウィンドウ但号とロード完了信号 とのオーバーラップを検出することに暮いてデータ基準 クロックのパルス国波数を調整する。



(2)

**特闘平5-210914** 

1

#### 【特許請求の範囲】

【詰求項1】データ基準クロックを生成するステップ ٤.

ディスク面の少なくとも1つの所定領域からリードバッ ク信号を検出するステップと、

上記リードバック信号に応答して同期パイトを検出する ステップと、

リードバック符号化データ信号を捕捉するために、エン ド・パウンダリに対応する前ウィンドウ制御信号と後ウ ィンドウ制御信号を生成するステップと、

上記リードバック信号に応答してロード完了信号を識別 するステップと.

識別された上記ロード完了信号を上記前ウィンドウ制御 信号と比較するステップと、

識別された上記ロード完了信号を上記後ウィンドウ制御 信号と比較するステップと、

比較された上記信号のオーバーラップに応答して、上記 データ基準クロックを調整するステップとを含むことを 特徴とするディスク・ファイル用データ基準クロック制 御方注。

【請求項2】上記データ基準クロックを調整するステッ フに

上記後ウィンドウ制御信号と上記ロード完了信号とのオ ーバラップに応答して、上記データ菩唱クロックにクロ ック・パルスを追加するステップが含まれる請求項1記 戴のデータ基準クロック副副方法。

【鼬求項3】上記データ基準クロックを調整するステッ

上記前ウィンドウ制御信号と上記ロード完了信号とのオ ロック・バルスを除外するステップが含まれる語求項1 記載のデータ基準クロック副御方法。

【請求項4】上記データ基準クロックを生成するステッ プに、符号化ディスク・レート・クロックを与えるステ っプと、該待号化ディスク・レート・クロックの既定数 の順次クロック・パルスから少なくとも1つのクロック ・パルスを除外して設データ基準クロックを生成するス テップとが含まれる請求項 1 記載のデータ基準クロック 制础方法。

【詰求項5】データ基準クロックを生成する手段と、 ディスク面の少なくとも1つの所定領域からリードバッ ク信号を検出する手段と.

上記リードバック個号に応答して同期バイトを検出する 手段と、

リードバック符号化データ信号を確促するために、エン ド・パウンダリに対応する前ウィンドウ制御信号と後ウ ィンドウ制御信号を生成する手段と、

上記リードバック信号に応答してロード完了信号を識別 する手段と.

議別された上記ロード完了信号を上記前ウィンドウ制御 50

信号と比較する手段と、

識別された上記ロード完了信号を上記後ウィンドウ制御 信号と比較する手段と、

比較された上記信号のオーバーラップに応答して、上記 データ基準クロックを調整する手段とを含むディスク・ ファイル用データ基準クロック制御装置。

【詰求項6】上記データ苗皐クロックを生成する手段 に、符号化ディスク・レート・クロックと、該符号化デ ィスク・レート・クロックの既定数の順次クロック・パ 10 ルスかち少なくとも1つのクロック・パルスを除外する ことによって該データ基準クロックを生成する手段とが 含まれる請求項5記載のデータ基準クロック制御装置。

【請求項7】上記リードバック信号に定答する同期バイ トを検出する上記手段が、前ウィンドウ制御信号と後ウ ィンドウ制御信号を生成する上記手段及び生成された上 記データ基準クロックを調整する上記手段に、初期行号 化データ・バイト位相関係をセットする請求項5記載の データ基準クロック制御装置。

【詰求項8】前ウィンドウ制御信号と後ウィンドウ制御 29 信号を生成する上記手段に、リードバック符号化データ 信号を捕捉するために、上記エンド・バクンダリを定義 する前ウィンドウ・パルスと彼ウィンドウ・パルスを生 成するロジック及びカウンタ手段が含まれる請求項5記 歳のデータ基準クロック制御整置。

【詰求項9】外銭と、

上記外装内の軸を中心に同時に回転するように並列に装 君され、データを格納し、少なくとも1つのディスク面 にサーボ識別情報を記述する複数のディスク面と、

上記ディスク面との間でデータを読み書きし、サーボ識 ーパラップに応答して、上記データ菩導クロックからク 30 別情報を識別するために、該ディスク面の径方向に移動 するように装着されたトランスデューサ手段と、

データ基準クロックを生成する手段と、

ディスク面の少なくとも1つの所定領域からリードバッ ク信号を検出する手段と.

上記リードバック信号に応答して同期バイトを検出する 手段と、

リードバック符号化データ信号を確促するために、エン ド・パウンダリに対応する前ウィンドウ制御信号と後ウ ィンドウ制御信号を生成する手段と、

40 上記リードバック信号に応答してロード完了信号を識別 する手段と、

識別された上記ロード完了信号を上記前ウィンドウ制御 信号と比較する手段と、

識別された上記ロード完丁信号を上記後ウィンドウ制御 信号と比較する手段と、

比較された上記信号のオーバーラップに応答して、上記 データ基準クロックを調整する手段とを含むディスク・ ファイル。

【発明の詳細な説明】

[0001]

1/1

(3)

**特関平5-210914** 

【産業上の利用分野】本発明は、一般的にはデジタル・ クロック制御方器に関し、特に直接アクセス記憶装置 (DASD)のための適応クロック制御の方法及び装置 に関する。

3

#### [0002]

【従来の技術】コンピュータには普通、データの読み合きが可能な媒体を備えた補助記述装置が加えられる。ディスク・ドライブ装置には、通常は回転式の堅固な磁気ディスクが積み重わられ、データがディスク表面に磁気の形で記述される。データは、ディスク表面に配置され、同心円上に放射状に区切られたデータ情報トラックに記録される。ドライブ軸との間の経路において駆動されるトランスデューサ・ヘッドがディスクのデータの読み書きを行なう。

【0003】どのようなDASD装置でも、各データ・ ヘッドを径方向の適正位置に移動させてトラックを含き 込み、再び同じ位置に近接させてトラックを読み取る方 法がなければならない。ボイス・コイル・アクチュエー **タを用いたハイレベルのファイルでは、ヘッドを所定の** トラックに位置づけて安定に保持するためにフィードバ 20 っク機構が必要である。追常、トラックのアクセスと追 従は、DASD装置に磁気的に合かれたパターンによ る。 専用サーボ・システムでは、 DASD内の 1 ディス クの1表面を、トラッキングとアクセスに関するすべて の情報を置くのに用いられる。セクタ・サーボ・ンステ ムは、各データ面の各トラック上の各セクタ間または数 個のセクタ間の小トラックを、トラッキングとアクセス の情報に用いる。ハイブリッド・サーボ・システムは両 方を使用してそれぞれのサーボのメリットを活かしてい る。位置決め・サーボ・システムの例については、米国 待許出願第4133011号明細書. 同第429773 4号明細音、同第4297737号明細音、同第448 8189号明細書、及び同第4575776号明細書を 心配されたし、

## [0004]

【発明が解決しようとする課題】高データ包度。高速データ転送が実現された結果。ディスクとの間でデジタル・データを読み書きするために、PRML (パーシャル・レスポンス最完)チャネルが用いられるようになっている。

【0005】その結果、PRMLチャネルに用いられる 高速クロックと、対称性、周波数が限定される従来のディスク・コントローラとのインタフェースをとる際に問 短が生じる。チップのインタフェースをとるタイミング 問題についても、ディスクの回転速度を制御するそータ による変動についても、読み取り時にディスクのRPM との同期を維持しながら、必要なクロックを与えるため には、高価なアナログ・クロック生成回路を哀現する か、或いはディスク・コントローラ・チップのアーキテ クチャを変更しなければならない。 【0006】本発明の目的は、速応クロック制御の方法 及び禁煙を提供することにある。また、ディスク・ドラ イブ・データ記憶装置のためのこのような速応クロック 制御の方法及び禁煙を、その無影響を実質上なくし、且 つ従来技術に数多く見られるデメリットを克服して提供 することも本発明の目的に含まれる。

# [0007]

【課題を解決するための手段】ディスク・ドライブ・データ記憶ファイルのための本発明によるデータ基準クロック訓練の方法及び装置では、データ・ファイルの符号化されたディスク・レート・クロックからデータ基準クロックが生成される。ディスク画の少なくとも1つの所定領域からのリードバック信号が検出される。 行号化されたリードバック・データ間号を捉えるために、エンド・バウンダリに対応する前ウィンドク訓練信号と後ですといてロード完了信号が満別される。 場別されたロード完了信号が満別される。 場別されたロード完了信号は、前ウィンドク制御信号、後ウィンドウ副御信号の両方と比較され、比較された信号のオーバーラッフに応答してデータ基準クロックが調整される。

## [8000]

【東舷例】図1のデータ記憶ディスク・ファイル10 は、データ記憶装置12と訓御装置14を含む。本発明 の実施例のデータ記憶装置12は、整固な磁気ディスク・ドライブ装置12としているが、記憶手段が機械的に 移動する他の構成も可能である。本発明の有用性は、特 定のドライブ装置構成の詳細に限定されるものでないた め、装置12は本発明を簡略に示している。

【0009】図1、図2を参照する。ディスク・ドライ ブ鉄匠12は、磁気面20を有するディスク18のスタ ック16を含む。ディスク18は、スピンドルとモータ を一体化したアセンブリ26上で、同アセンブリによっ て同時に回転するように並列に抜着される。各ディスク 18上のデータ情報は、ディスク面20を移動できるト ランスデューサ・ヘッド28によって読み書きされる。 【0010】トランスデューサ・ヘッド28は、支持ス ピンドル34を中心に同時にピポット運動するようにま とめられたアーム32に担持された梲みスプリング30 に統着される。アーム32の1つは、ヘッド・ドライブ ・モータ38によってピボット運動するように駆動され る延長子36を含む。一般にドライブ構造はいくつかあ るが、トランスデューサ・ヘッド28を、追従すべきデ ータ情報トラック、またはデータ・シリンダ42と整合 させて、特定のデータ・セクタイイをアクセスするため に、ヘットを同期して径方向に移動させるように動作可 能に副御される磁石/コア・アセンブリ(図示なし)と 連係するボイス・コイル・モータ40をモータ38とし て用いることができる。データ記述ディスク・ファイル 50 10は、ハウジング46を含むモジュラ・ユニットであ

特関平5-210914

(4)

る。ディスク・ファイル10の各部品は、動作時にライ ン26人のモータ制御信号、ライン38人の位置副御信 号等、制御英置34によって生成される信号で制御され

【0011】飲多いデータ情報トラック42はそれぞれ 特定の径位置を占め、データ・ディスク18の各ディス ク面20の磁気媒体に同心円状に配置される。データ・ シリンダは、データ記憶ディスグ・ファイル10のデー ケ面20に対応する一連のデータ情報トラック42を含 データ・セクタ44を含み、各セクタは、検索、更新の ために記憶される既定サイズの独立したデータ・レコー ドの気まりを含む。データ情報トラック42は、サーボ 基準インデクスに対して所定位配に配置される。 図2の 1つのセクタ44は、第1データ・セクタを正しく位置 づけるための固定インデクスまたはマークをに続くセク タ() (SECTOR 5) として示されている。次の各セクタ4 4の位置は、面20からトランスデューサ・ヘッド28 によって検出されるセクタ説別 (SID) パルスによっ て識別される。

【0012】図3は回路図で、適応データ・クロック・ レート回路50を示す。適応データ・クロック・レート 回路50は、単一の存号化基準クロック・ソースからラ インAで示されるデータ・リード/芸皐クロックを生成 する。ライト・モードまたはアイドル・モードの時、デ ータ・リード/菩迦クロックは、標準符号化ディスク・ レート・クロックを用い、符号化/復号コード・レート に従ってクロック・パルスを除外する適応データ・クロ っク・レート回路50によって導かれる。

【0013】例えば、PRMLチャネルの符号化/復号 30 コードが8/9レートで、カスタマ平均データ・レート が24MHIとと指定されている場合、符号化ディスク・ データ・レートは27MHzになる。その場合、データ チャネルのライト回路を駆動するのに27MHzのク ロックが必要である。

【0014】ライト (会込み) 時、PRMLデータ・チ ャネルには45ないし55デューティ・サイクルのクロ ック(最小)が必要で、このクロックの周波数は、ファ イルに指定された符号化ディスク・データ・レートのも のに等しい。リード(読取り)時は、PRMLデータ・ チャネルが45ないし55の対称クロックを供給し、こ れもファイルに指定された符号化ディスク・データ・レ ートから導かれる。但しこの個号は、ファイルに指定さ れたモータ速度の許容量に従ってライト・プロセスの間 に用いられるクロックとは異なる。適応データ・クロッ ク・レート回路50は、27MH2クロックから9クロ ック・パルスごとに1パルスを除外して27MH2の8 /9レート・クロックから得られる24MH2のデータ ・クロック・レートを生成する。

【0015】データ・ディスクのリード時のディスク・

コントローラのクロック・ソースAも、非リード・モー Fの場合と同じ27MHzのクロック・ソースを基にし ている。そこでクロック・ソース信号Aは、余分なクロ ックを除外するか、または意識的に除外されたクロック を戻すことによって調整され、モータ26によって制御 されるディスク回転速度の変動に従って、カスタマ・デ ータの瞬間データ・レートによってカレント・ディスク ・データをトラッキングできるようになる。

【0016】適応データ・クロック・レート回路50 む。データ情報トラック42は複数のセグメントまたは 15 は、単一の符号化基準クロック・ソースからカスタマ・ リード/基準クロックを生成する。24MH2のカスタ マ・リード/甚違クロックを得るために、苻号化甚準ク ロック・ソース及び8/9コード・レートに用いる水晶 のクロック国放飲は27MHzとしているが、本発明は 他の周波数、コード・レートにも適用できることに注意 されたい。カスタマ・リード/基準クロックは、ディス ク・コントローラ14によって、非リード・モードでは 基準クロックとして、リード時にはリード・クロックと して用いられる。リード助作では、カスタマ・リード/ 20 基準クロックが用いられて、直列化されたカスタマ・リ ード・データがディスク・コントローラに同期して転送 される。生成されたカスタマ・リード/基準クロック は、リード動作では符号化リード・クロックに非リード 動作時には符号化基準クロックに位相ロックする必要が ある。符号化基準クロックは標準符号化周波数を表わず が、ディスクの回転と位祖ロックまたは周波数ロックさ れるとみなされない。

【0017】適応データ・クロック・レート回路50 は、基本徴能ブロックとして、ロード完了(LOAD GMPL ETE)、前ウィンドウ (EARLY WINDOW)、後ウィンドウ (LATEMINDOM) 等、複数の制御入力に応答するデータ ·リード/基準クロックAを生成するクロック調整器5 2を含む。図4は、クロック調整器52のロジック例を 示す。27MHzの符号化クロックで動作するロジック によって生成される2つの副御入力。前ウィンドウ、後 ウィンドウは、暗黙の中央ウィンドウ(CENTERWINDOW) のまわりにエンド・パウンダリを与える。中央ウィンド ウは、 存号化データ・バイトの铺提ポイントを示す。 ク ロック調整器52に印加されるロード完了信号パルス は、24MH2のカスタマ・リード/器準クロックで動 作するロジックによって生成される。ロード完了パルス は、符号化データ・パイトが確提されるタイミング・ポ イントを示す。クロック調整器52は通常、9個の符号 化芸郎クロック・パルスのうち1つをゲートオフして、 カスタマ・リード/基準クロックを導く。カスタマ・リ・ ード/基準クロックの顕整は、余韻クロック・パルスを ゲート・オフしてクロック周波数を下げるか、または不 足クロック・パルスを戻してクロック周波数を上げるこ とによる。

50 【0018】同期バイト検出回路54は、ディスク・リ

特闘平5-210914

(5)

ード動作の開始時に、存号化リード・クロックで刻時さ れたロジックと、データ・リード/苗埠クロックで刻時 されたロジックとの初期パイトの位祖関係をセットす る。同期バイトが検出されると、第1回路カウンタ56 と第2回路カウンタ58が初期化され、ロード完了パル スが中央ウィンドウ・パウンダリ内で立ち下がる。検出 された同期バイトは、同期バイト検出(SYNC BYTE FOLM ロ)・ラインに示すように、カウンタ56、58のリセッ ト入力に印加される。カウンタ56の選択された出力 は、対応するラッチ64、66に接続された1対の3入 10 力〇Rゲート60、62及に印加され、前ウィンドウ、 後ウィンドウ信号が生成される。カウンタ58のロード - バルス (LOAD PULSE) 出力は、ラッチ68に印加さ れ、反転して排他的ORゲート70の第1入力に印加さ れ、排他的ORゲート70の第2人力に直接印加され て、ロード完了パルスが生成される。カウンタ58のロ ード・パルス出力は、バイト彼号器兼保持レジスタ74 に接続されたシリアライザ72に印加される。非直列化 された符号化データは、カウンタ56のモジュロ8ロー ド・パルス出力に応答するパイト復号器駐保持レジスタ 20 74にED加され、後者はシリアライザ72にバイト・ワ イド・データを供給する。

【0019】カウンタ56にはモジェロ18カウンタが用いられ、リード動作時には、2パイトごとのインターバルで前/後ウィンドウ・パルスのみ生成される。これにより回路50の夏新レートが下がり、あらゆる条件下で安定性が保たれる。非リード動作では、前/後ウィンドウ・パルスは生成されず、カスタマ・リード/基準クロックの変調がなくなり、カスタマ・リード/基準クロックAは8/9の符号化基準クロックに保たれる。

【0020】図4を衣服する。クロック調整器52は、 図示のモジュロ9カウンタ等のカウンタ76を含む。カ ウンタ76は、ANDゲート78の反転入力に印加され る第1カウンタ出力を与える。ロード完了信号と前ウィ ンドウ信号はANDゲート80に印加される。ANDゲ ート78、80の出力は、ラッチ84に接続されたOR ゲート82に印創され、ラッチ84の出力に余剰クロコ ク除外要求 (REQUESTTO DROP EXTRA CLOOK) 信号が生成 される。カウンタ76の第2カウンタ出力は、ANDゲ ィンドウ信号がANDゲート88に印加される。同様 に、ANDゲート86、88の出力は、ラッチ92に接 続されたORゲートに印加され、ラッチ84の出力にク ロック・アッド・バック要求信号が生成される。第1カ ウンタ出力と余剰クロック除外要求信号はANDゲート 94に印加される。第2カウンを出力とクロック・アッ ド・バック要求信号はANDゲート96に印加される。 ANDゲート94、96の出力は、ラッチ100に接続 された緋他的ORゲート96に印加される。27MHz のクロックは2入力ANDゲート102にED加される。

「ANDゲート102は、ラッチ100の出力をその算2 入力に印加させ、カスケマ・リード/甚延クロックAを 全成する。

【0021】図5は、適応データ・クロック・レート回路50のクロック調整動作を示す。リード・プロセスが続くと3つの明確な条件が生じ得る。存号化リード・クロックが行号化基準クロックよりも低速な時、カスタマ・リード/基準クロックを調整して動作を遅くすることによって、行号化リード・クロックとのバイト位間関係を適正に推持する必要がある。図5の最上部に示した例では、ロード完丁パルスが前ウィンドウ・パルスとオーバラップする際に余割クロック除外要求が生成される時までアクティブな状態にとどまる。除外されたカスタマ・リード/基準クロック・パルスは、先のロード完丁パルスを中央ウィンドウの方にシフト・バックさせる。

【0022】符号化リード・クロックが符号化基準クロックよりも高速な場合、カスタマ・リード/基準クロックを調整して的作を速くし、符号化リード・クロックとのバイト位相関係を適正に保つ必要がある。図5の中央に示した例では、ロード完丁パルスが後ウィンドウ・パルスにオーバラップする際、クロック・アッド・バック要求が生成される。図示の通り要求は、クロック・パルスが実際に追加されるまでアクティブな状態にとどまる。カスタマ・リード/基準クロックに戻されたクロック・バルスは、先のロード完丁パルスを中央ウィンドクの方へシフト・バックさせる。

【0023】ロード完了バルスが前ウィンドウまたは後ウィンドウとオーバラップしない場合。 符号化リード・クロックと行号化基準クロックは、図5の下部に示すように正確に等しい。その際、カスタマ・リード/基準クロックは、符号化リード・クロックとのバイト位相関係が適正な状態に留まり、カスタマ・リード/基準クロックの調整は必要ない。

【0024】8/9レート・コードに適用される本発明のクロック調整法は、符号化リード・クロック・ソースと行号化基準クロック・ソースとの間の周波数の差を最大±5%まで補償することができる。

される。カウンタ76の第2カウンタ出力は、ANDゲ 【発明の効果】高価なアナログ・クロック生成回路の使ート86の反転入力に印加され、ロード完了信号と後ウ 46 用やアーキテクチャの変更を必要とせずに、データ基準ィンドウ信号がANDゲート88に印加される。同様 クロックの適定制御を行うことができる。

#### 【図面の簡単な説明】

【図1】本発明を実施するデータ記憶ディスク・ファイルの図である。

【図2】図1の装置の1つのディスク面のアクセス観格を示す図である。

【図3】図1のデータ記憶ディスク・ファイルで、本発明に従った適応クロック訓御法を適用する禁屋の図である。

の 【図4】図1のデータ配位ディスク・ファイルで、本発

19

(5)

## 特闘平5-210914

明に従った適応クロック副副法を適用する芸屋の図であ

ъ.

【図5】図3. 図4の芸置のクロック調整動作を表わす 図である。

【符号の説明】

52 クロック調整器

5.4 同期パイト検出回路

\*56 第1回路カウンタ (モジュロ18カウンタ)

58 第2回路カウンタ (モジュロ8カウンタ)

64 ラッチ

66 ラッチ

68 ラッチ

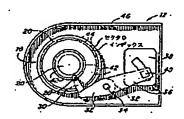
72 シリアライザ

74 パイト投号器駐保持レジスタ

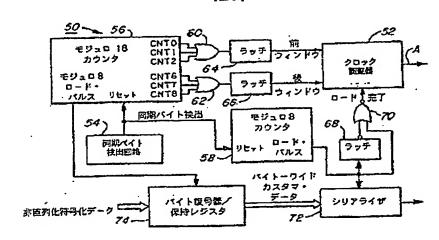
[國1]

WHERE THE POPULATION OF THE PO

[図2]



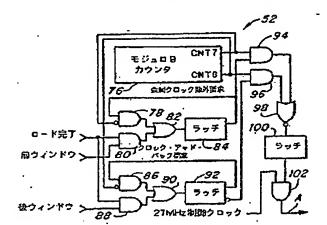
[図3]



(7)

**特闘平5-210914** 

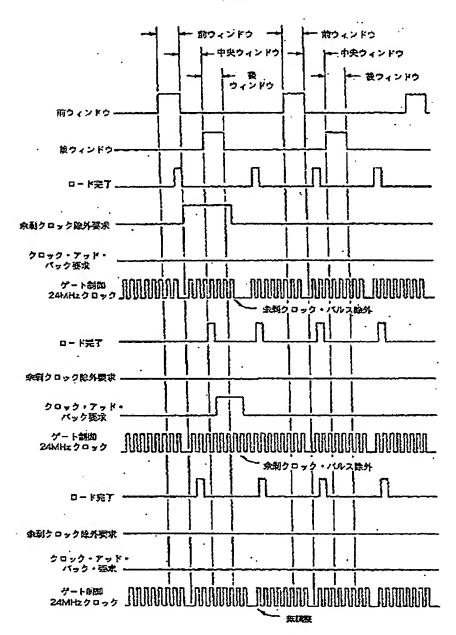
· [図4]



(8)

特関平5-210914 ·

[図5]



(9)

特関平5-210914

フロントページの続き

(72)発明者 ダニエル・ドナルド・レノ アメリカ台衆国ミネンタ州、ロチェスタ ー、ノース・イースト・サーティース・ス トリート 721香地

1/1